

- Tentin mukana jaetaan taulukko "H8S/2000 CPU Instruction set & Instruction codes". Palauta se tentin jälkeen!
- Laaja kurssi: Ratkaise tehtävät 1, 2, 3, 4, 5.
- Suppea kurssi: Ratkaise tehtävät 1, 2, 3 sekä kaksi vapaavalintaista tehtävistä 4–7.
- Ohjelmointitehtävissä suunnittele ratkaisusi ensin suttupaperille ja kirjoita vasta sitten puhtaaksi vastauspaperiin.

Laajan kurssin tentti arvostellaan seuraavasti: Jos kahden ensimmäiseksi ratkaisemasi tehtävän (valitse itse) yhteenlaskettu pistemäärä ei saavuttaisi arvoa 8, tentti hylätään ja arvostelu on saatavissa vain henkilökohtaisesti. Tehtävät ovat 6 pisteen arvoisia.

1 Kirjoita se konekielinen koodi, jonka käännin tuottaa oheisen ohjelman riveiltä 8, 11, 12, 15, 16 ja 18:

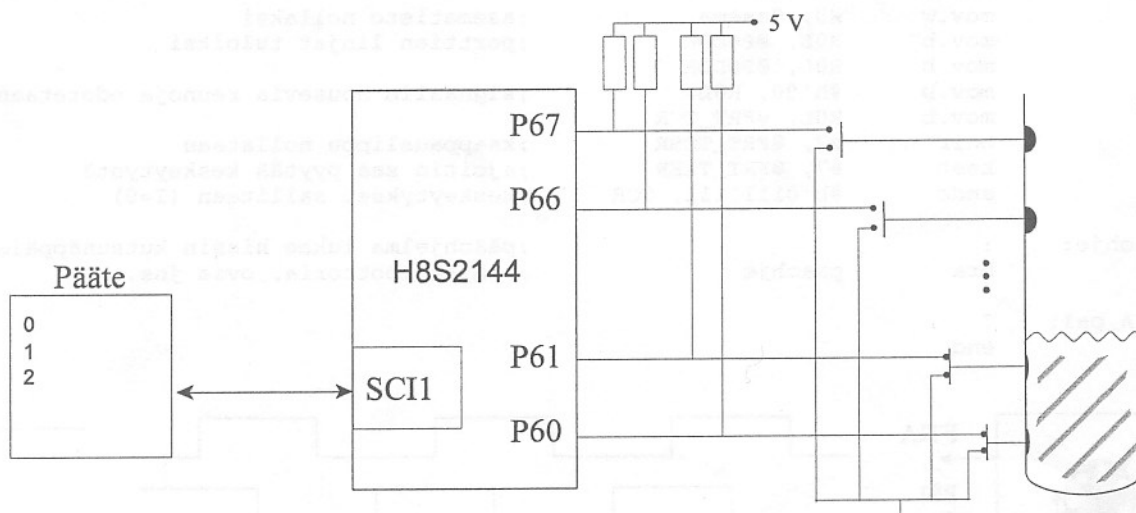
```

7      00FFE080          org      H'ffe080
8      00FFE080 ?      luku:    ds.b    1

9      00020A10          org      H'20a10
10     00020A10 1588    start:  xor.b    R0L, R0L
11     00020A12 ?      mov.l   #painot, ER5
12     00020A18 ?      loop:   mov.b    @ER5+, R1L
13     00020A1A 4B04    bmi     valmis
14     00020A1C 6098    bset   R1L, R0L
15     00020A1E ?      bra     loop
16     00020A20 ?      valmis: mov.b    R0L, @luku
17     00020A26 40FE    bra     $
18     00020A28 ?      painot: dc.b    1,3,6,h'ff
19     00020A2C          end
    
```

2 Tarkastele edellisen tehtävän ohjelman suoritusta. Vastaa perustellen, mikä on ohjelman päättyessä  
a) paikkaan LUKU saatu tulos (4 p)  
b) rekisterin ER5 sisältö (2 p).

3 Vesisäiliön seinämään kiinnitetty kalvomekanismi painaa kytkimen kontaktit yhteen, kun nesteen pinta osuu kalvoon. Kahdeksan kytkintä on liitetty kuvan esittämällä tavalla porttiin P6 (luetaan osoitteesta P6DR). Kirjoita aliohjelma PINTA, joka lähettää suljettujen kytkinten lukumäärän ilmaisevan numeron päätteelle. Oletetaan, että portti P6 ja sarjaportti SCI1 ovat valmiiksi alustetut. (Aliohjelmaa kutsutaan minuutin välein.)



SSR – serial status register

TDRE	RDRF	ORER	FER	PER	TEND	MPB	MPBT
R/W+	R/W+	R/W+	R/W+	R/W+	R	R	R/W

Transmit data register empty (TDRE)  
Receive data register full (RDRF)  
Overrun error (ORER)  
Framing error (FER)  
Parity error (PER)  
Transmit end (TEND)  
Multiprocessor bit (MPB)  
Multiprocessor bit transfer (MPBT)

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	00 NUL	01 SOH	02 STX	03 ETX	04 EOT	05 ENQ	06 ACK	07 BEL	08 BS	09 HT	10 LF	11 VT	12 FF	13 CR	14 SO	15 SI
1	16 DLE	17 DC1	18 DC2	19 DC3	20 DC4	21 NAK	22 SYN	23 ETB	24 CAN	25 EM	26 SUB	27 ESC	28 FS	29 GS	30 RS	31 US
2	32 SP	33 !	34 "	35 #	36 \$	37 %	38 &	39 ' (	40 )	41 *	42 +	43 ,	44 -	45 .	46 /	
3	48 0	49 1	50 2	51 3	52 4	53 5	54 6	55 7	56 8	57 9	58 :	59 ;	60 <	61 =	62 >	63 ?
4	64 @	65 A	66 B	67 C	68 D	69 E	70 F	71 G	72 H	73 I	74 J	75 K	76 L	77 M	78 N	79 O